

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-098972

(43)Date of publication of application : 07.04.2000

(51)Int.Cl. G09G 3/28
G09G 3/20

(21)Application number : 10-273386 (71)Applicant : MATSUSHITA ELECTRIC
IND CO LTD

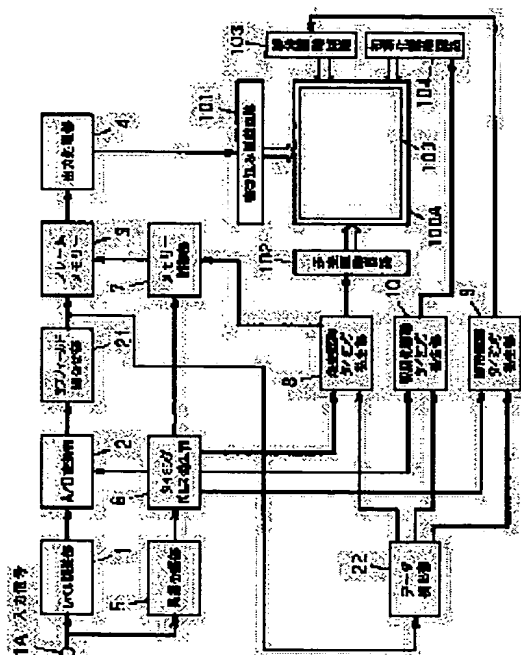
(22)Date of filing : 28.09.1998 (72)Inventor : KASAHARA MITSUHIRO
ISHIKAWA YUICHI
MORITA TOMOKO

(54) DRIVE DEVICE FOR PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce efficiently power consumption by stopping at least one operation out of an initialization driving circuit, a write-in driving circuit, a scanning circuit, and the like in a sub-field period when display data is not used.

SOLUTION: Each output of a write-in driving circuit 101 driving a data electrode and a scan driving circuit 102 driving a scan electrode is connected to a connection part 100A of a peripheral part of a plasma display panel 100 in a write-in driving period. Further each output of a keeping driving circuit 103 driving a scan electrode aid a keeping electrode in a keeping period and an initialization driving circuit 104 driving a scan electrode and a keeping electrode in an initialization period is connected to the connection part 100A. In such constitution, when it is decided that display data does not exist, at least one operation out of the initialization driving circuit 104, the write-in driving circuit 101, the scan driving circuit 102, and the keeping driving circuit 103 is stopped in a sub-field period. Thereby, the effect of reducing power can be improved.



LEGAL STATUS

[Date of request for examination] 23.05.2000

[Date of sending the examiner's decision of rejection] 15.10.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-98972

(P2000-98972A)

(43)公開日 平成12年4月7日(2000.4.7)

(51) Int.Cl.⁷

G O 9 G 3/28
3/20

識別記号

6 1 1
6 1 2

FI

C O 9 G 3/28
3/20

テマコート* (参考)

J 5C080

6 1. 1 A

6 1.2 U

6 1.2 C

審査請求 未請求 請求項の数4 OL (全 17 頁)

(21)出願番号

特願平10-273386

(22) 出題目

平成10年9月28日(1998.9.28)

(71)出願人 000003821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 笠原 光弘

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者 石川 雄一

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 10009/445

弁理士 岩橋 文雄 (外2名)

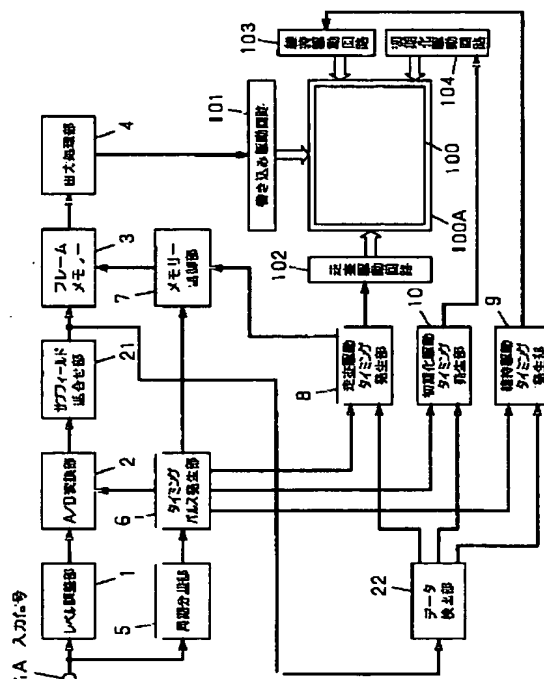
[最終頁に続く](#)

(54) 【発明の名称】 プラズマディスプレイパネル駆動装置

(57) 【要約】

【課題】 プラズマディスプレイパネルの駆動装置であって、消費電力の低減を目的とする。

【解決手段】 画像信号のヒット数よりも多くのサブフィールドを持ち、特定のサブフィールドから優先的に選ばれたサブフィールドの組み合わせを用いて、階調を表示し、サブフィールド期間内の表示データがないときに初期化駆動回路、書き込み駆動回路、維持駆動回路の少なくとも一つの動作を停止する制御回路を有するプラズマディスプレイパネルの駆動装置を提供する。



【特許請求の範囲】

【請求項1】 中間調を有する画像信号を、輝度に基いて各々重み付けられた複数のサブフィールド画像を1フィールド期間内に時間的に重ねあわせて表示するために、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路を備えたプラズマディスプレイパネルの駆動装置において、前記画像信号のビット数よりも多くのサブフィールド数を持ち、中間調レベルを表現する前記サブフィールド画像の組み合わせが、特定のサブフィールド画像から優先的に選ばれた組み合わせとする組み合わせ手段と、前記サブフィールド期間内の表示データの有無を検出するデータ検出手段とを備え、前記データ検出手段の出力信号により表示データがないことが判定されたとき、前記初期化駆動回路、前記書き込み駆動回路、前記走査駆動回路および前記維持駆動回路の少なくとも一つの動作を前記サブフィールド期間中停止させる制御回路を有することを特徴とするプラズマディスプレイパネル駆動装置。

【請求項2】 1画面を構成する複数の表示行のうち特定の表示行ブロック毎にデータ検出手段が表示データの有無を検出し、前記データ検出手段の出力信号により表示データがないことが判定されたとき、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記表示行ブロック毎に、サブフィールド期間中停止させる制御回路を有することを特徴とする請求項1記載のプラズマディスプレイパネル駆動装置。

【請求項3】 中間調を有する画像信号を、輝度に基いて各々重み付けられた複数のサブフィールド画像を1フィールド期間内に時間的に重ねあわせて表示するために、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路を備えたプラズマディスプレイパネルの駆動装置において、前記画像信号のビット数よりも多くのサブフィールド数を持ち、中間調レベルを表現するサブフィールド画像の組み合わせが、特定のサブフィールド画像から優先的に選ばれた組み合わせとする組み合わせ手段と、1フィールド期間の画像信号の最大階調を検出する最大レベル検出手段と、前記最大レベル検出手段の検出結果から前記組み合わせ手段で組合せられたサブフィールドのうち、表示データのないサブフィールドを判定する使用サブフィールド判定手段と、前記使用サブフィールド判定手段の判定結果により、前記初期化駆動回路、前記書き込み駆動回路、前記走査駆動回路および前記維持駆動回路の少なくとも一つの動作を前記サブフィールド期間中停止させる制御回路を有することを特徴とするプラズマディスプレイパネル駆動装置。

【請求項4】 1画面を構成する複数の表示行のうち特定の表示行ブロック毎に前記最大レベル検出手段が最大階調を検出し、使用サブフィールド判定手段が表示データの無いサブフィールドを判定し、前記使用サブフィー

ルド判定手段の判定結果により、前記初期化駆動回路、前記書き込み駆動回路、前記走査駆動回路および前記維持駆動回路の少なくとも一つの動作を前記特定の表示行ブロック毎に停止させる制御回路を有することを特徴とする請求項3記載のプラズマディスプレイパネル駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はテレビジョンおよびコンピュータの画像表示に用いられるプラズマディスプレイパネル駆動装置に関するものである。

【0002】

【従来の技術】プラズマディスプレイパネルの一例として、AC型プラズマディスプレイパネルの構造を図10に示す。図10において、第一の絶縁基板31の表面上には、誘電体層32および保護膜層33により覆われ、互いに平行に配置されたN対(N行)の走査電極SCN1～SCNNと維持電極SUS1～SUSNが設けられている。第二の絶縁基板34の表面上には、M列のデータ電極D1～DMと各データ電極D1～DMを仕切る複数の隔壁35とが上記N行の走査電極SCN1～SCNNと維持電極SUS1～SUSNに直交、対向して設けられている。

【0003】第一の絶縁基板31、第二の絶縁基板34および隔壁35に囲まれた放電空間36には、放電ガスとして、ヘリウム、ネオン、アルゴン、キセノン、クリプトンのうち、少なくとも一種の希ガスが封入されている。また、このパネルをカラーディスプレイとして用いるために、蛍光体37が第二の絶縁基板34とデータ電極D1～DMの表面および隔壁35の側面上に設けられている。

【0004】第一、第二の絶縁基板31、34は当該パネルの外周器を構成するものであり、例えば厚さ約1mmのソーダライムガラス板により構成されている。一方の絶縁基板31、34は、上記放電空間36内での放電光を透過するために、透光性を備えている。

【0005】M列のデータ電極D1～DM、及びN行の走査電極SCN1～SCNNと維持電極SUS1～SUSNからなるマトリックス上の各電極は、透光性を有するITO膜あるいは酸化スズ膜等の透光性導電性膜により構成されている。1対の電極SCN1～SCNNと維持電極SUS1～SUSNに交互に電圧を印可することにより、表示画面を行方向にN個分割した各部分、つまり各表示行の画像が発光表示される。

【0006】隔壁35は、亜鉛系ガラスあるいは類似の低融点ガラスにより構成され、放電空間36をM×N個の放電セルに仕切っている。また、誘電体32、及び保護膜層33は、例えばホウ珪酸鉛ガラス、及びMgOにより、それぞれ構成されている。

【0007】AC型プラズマディスプレイパネルの電極

配列を図11に示す。図11に示す電極配列は、互いに直交するM列、N行のマトリックス構成を有し、列方向にはM列のデータ電極D1～DMが配列されており、行方向にはN行の走査電極SCN1～SCNNおよび維持電極SUS1～SUSNが配列されている。

【0008】このAC型プラズマディスプレイパネルを駆動する従来から実用化されている駆動装置の例のブロック図を図12に示す。図11及び図12を用いてプラズマディスプレイパネル駆動装置の構成及び動作について説明する。

【0009】プラズマディスプレイパネル100の周辺部に設けられた接続部Aには、書き込み期間においてデータ電極D1～DMを駆動する書き込み駆動回路101と走査電極SCN1～SCNNを駆動する走査駆動回路102の各出力端子が接続されている。上接続部100Aにはさらに、初期化期間において走査電極SCN1～SCNNと維持電極SUS1～SUSNを駆動する初期化駆動回路104、及び維持期間において走査電極SCN1～SCNNと維持電極SUS1～SUSNを駆動する維持駆動回路103が接続されている。

【0010】入力端子1Aに入力された入力信号は、レベル調整をするレベル調整部1を経てA/D変換部2に送られ、アナログ信号からデジタル信号に変換される。このデジタル信号は、一旦フレームメモリ3に蓄積される。入力信号は同期分離部5にも入力されそこで同期パルスが分離される。分離された同期パルスはタイミングパルス発生部6に送られる。このタイミングパルス発生部6は、A/D変換部2、メモリ制御部7、走査駆動タイミング発生部8、維持駆動タイミング発生部9、初期化駆動タイミング発生部10をそれぞれ制御する。

【0011】走査駆動タイミング発生部8は走査駆動回路102を制御すると共に、メモリ制御部7にタイミング信号を与えて、フレームメモリ3から前記デジタル信号を出力させる。このデジタル信号は出力処理部4で処理された後、書き込み駆動回路101に入力されてこれを制御する。その結果、電圧Vwなる書き込みパルスと電圧Vaなる走査パルスとが同期して出力される。また、維持駆動タイミング発生部9及び初期化タイミング発生部10は、それぞれ維持駆動回路103及び初期化駆動回路104を制御する。

【0012】上記のAC型プラズマディスプレイパネル駆動装置の動作を、1サブフィールド期間の各パルスの駆動タイミングを示す図13を参照して説明する。

【0013】この図13に示すように1サブフィールドは、初期化期間、書き込み期間、維持期間の3種類の期間によって構成されている。なお、サブフィールドとはフィールドの一部を構成するものであり、これについては後に詳述する。

【0014】まず、初期化期間の放電動作について説明する。この例における初期化期間では、前サブフィール

ドでの維持放電期間における表示状態の壁電荷の影響を受けないようにするために、SUS1～SUSNに電圧Veなる全消去パルスを印可する。次に、SCN1～SCNNに電圧Vzなる全書き込みパルスを印可した後、再び、SUS1～SUSNに電圧Veなる全消去パルスを印可する。このようにすれば、全消去放電後に、データ電極D1～DM上にイオンが残留し、走査電極SCN1～SCNN上にはイオンと同数の電子が残留している状態が維持される。このようにすれば、次に行う表示書き込み期間での放電を低電圧で、安定に行うことができる。

【0015】次に書き込み期間について説明する。この期間、維持電極SUS1～SUSNには、電圧Vhなる維持電圧ホールドパルスが印可されている。

【0016】このとき、まず、表示データに基づいて第一行目に選択された、データ電極D1～DMの中の所定のデータ電極(以下、表示データに基づいて、各行に選択されたを「表示データのあるデータ電極D1～DM」と記す)に電圧Vwなる正の書き込みパルス電圧を印可するとともに、第一行目の走査電極SCN1に電圧Vaから0Vになる負の走査パルスを印可する。その結果、前記表示データのあるデータ電極D1～DMと第一行目の走査電極SCN1との交点部において書き込み放電を起す。

【0017】次に第二行目に表示データのあるデータ電極にD1～DMに書き込みパルスVwを印可するとともに、第二行目の走査電極SCN2に電圧Vaから0Vになる負の走査パルスを印可すると、前記表示データのあるデータ電極D1～DMと第二行目の走査電極SCN2の交点部において書き込み放電を起す。同様な動作を引き続いて行い、最後に表示データのあるデータ電極D1～DMに正の書き込みパルスVwを印可するとともに、第N行目の走査電極SCNNに電圧Vaから0Vになる負の走査パルスを印可すると、前記表示データのあるデータ電極D1～DMと第N行目の走査電極SCNNとの交点部において書き込み放電を起す。

【0018】続く維持期間において、全ての維持電極SUS1～SUSNと全ての走査電極SCN1～SCNNとに電圧Vsと0Vをからなる維持パルスを交互に印可すると、前記の書き込み放電を起こした全ての交点部で維持放電が開始されて発光し、維持パルスを交互に印可し続けている間、維持放電が維持し発光が維持される。この維持放電による発光を表示に用いる。

【0019】図14は、図13に示す駆動方法でサブフィールド分割による中間調表示をする場合の動作の一例を示す図である。

【0020】図14における縦軸SCN1～SCNNは表示ライン数を示しており、横軸は時間軸を示している。図14では、8ビットの265階調を得るために、

1フィールド(16.6ms)の輝度の相対比が異なる8個のサブフィールド(SF1~SF8)に分割し、画像ビット情報のLSB(最下位ビット)からMSB(最上位ビット)まで順番にサブフィールドを駆動している。このように従来例では、1フィールドをM個のサブフィールドに分割して、画像ビット情報の重み付けによる視覚的な積分効果を利用して、2のM乗の階調をプラズマディスプレイ100に画像表示している。

【0021】それぞれのサブフィールドは、上述の通り、初期化期間、書き込み期間、維持期間で構成される。サブフィールド毎に維持期間の長さが異なっているのは、ビット重み付けに相当した維持パルス数を印可しているためである。実際に印可される維持パルス数は、LSBより、1、2、4、…、128であり、画像ビット情報に基づいた重み付けになっている。以上の動作により1フィールド期間の1画面の表示が行われる。

【0022】しかし、図12のブロック図に示す駆動装置においては、1フィールド期間に入力信号がなく、A/D変換部2からフレームメモリ3に送られてくる表示データがないために、書き込み駆動回路101が動作せず、データ電極D1~DMに電圧Vwなる書き込みパルスが印可されないときでも、維持回路103は動作しており、維持パルス電圧Vsが出力される。すなわち図15の様に1フィールド期間に全く書き込みパルスが無い場合においても、初期化期間、書き込み期間、維持期間全てにわたり、走査電極SCN1~SCNNと維持電極SUS1~SUSNには、駆動パルスが印可されている。

【0023】この場合、書き込み放電も維持放電も起こらないが、電圧Vsと0Vなる前記維持パルスが印可されているため、走査電極SCN1~SCNNと維持電極SUS1~SUSNとの間に静電容量が充放電される。この充放電にあたって駆動回路及び配線に存在する抵抗成分で常に一定量の電力が消費される。このためデータが無く表示がなされないときにも無駄に電力を消費していることになる。また、初期化期間、書き込み期間についても、必要のない電力が消費されている。

【0024】このような課題を解決するために、図19に示すように、上記従来例に加えて、A/D変換部の出力信号を入力とするデータ検出部22を設けて、1フィールドの画像ビット情報を判定し、画像ビットが全く存在しないか、あるいは、予め設定した設定値以下であると判定したフィールドに対しては、初期化駆動パルス、書き込み駆動パルス、維持駆動パルスを減衰もしくは停止させる方法が知られている(たとえば、特開平10-171403号公報)。

【0025】

【発明が解決しようとする課題】しかし、上記従来から知られた方法は、画像ビットをそのままサブフィールド画像ビット情報として割り当てているために、以下に示

す理由により、無駄な電力を効果的に減らすことができなかった。

【0026】1フィールド期間内であっても一般の画像信号は多様に变化しており、1フィールド期間全体にわたり、データが存在しないビットが出現する確率はきわめて低い。一般的に、データが存在しないビットが存在するのは、画像レベル全体が、暗いものになり、上位ビットが使用されない場合に限られると考えられる。従来から知られていた方法では、画像ビットをそのままサブフィールド画像ビット情報に用いていた。このため、画像の階調と駆動されるサブフィールドの関係は、図16のようになる。図16の見方は次の通りである。所望のレベルの階調を出すためにはどのようなサブフィールドを用いればよいかを示すサブフィールドの組み合わせを示している。たとえば、レベル6の階調を出すためには、サブフィールドSF2(重み付け2)とSF3(重み付け4)を用いればよい。

【0027】また、1フィールド期間内であっても一般の画像信号は多様に变化しており、1フィールド期間全体にわたり、データが存在しないビットが出現する確率はきわめて低い。一般的に、データが存在しないビットが存在するのは、画像レベル全体が、暗いものになり、上位ビットが使用されない場合に限られると考えられる。従って、従来から知られている方法では、1フィールド中の画像信号のピークレベルと中間調を表示するために必要なサブフィールドの関係は、おおむね、図17のようになる。

【0028】つまり、ピーク信号レベルが128以上の時には、全てのサブフィールドを駆動しなければならない。また、ピーク信号レベルが127から64までの間の時には、SF1~SF7のサブフィールドを駆動しなければならない。また、同様にピーク信号レベルが63から32の時には、SF1~とSF6のサブフィールドを駆動しなければならない。また、同様にピーク信号レベルが31から16の時には、SF1~SF5のサブフィールドを駆動しなければならない。

【0029】このような関係から、画像ビットをそのままサブフィールド画像ビット情報として割り当てている従来から知られている方法を用いた場合の画像信号のピーク信号レベルとそのピーク信号レベルを表示するために必要な維持パルスの総数の関係は図18のようになる。図18からわかるように、画像信号のピークレベルが128以上になったときには、必要な維持パルスの総数は、255となってしまう、このとき、初期化駆動期間、書き込み駆動期間、維持駆動期間を含めて、電力の削減効果は、全く望めない。

【0030】このように、従来から知られている方法での、ピーク信号レベルと書き込みデータのないサブフィールドの関係は図17のようになり、ピーク信号レベルにより、初期化駆動パルス、書き込み駆動パルス、維持

駆動パルスを減衰もしくは停止させるための細かな制御ができない。特に、ピーク信号レベルが128以上のときは、すべてのサブフィールドが駆動されなければならず、全く無駄な電力を削減することができなかった。

【0031】本発明は、データが無く表示がなされないときにも消費される電力をより効率的に削減削減することを課題とする。

【0032】

【課題を解決するための手段】第1の観点による本発明は、中間調を有する画像信号を、輝度に基づいて各々重み付けられた複数のサブフィールド画像を1フィールド期間内に時間的に重ねあわせて表示するために、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路を備えたプラズマディスプレイパネルの駆動装置において、前記画像信号のビット数よりも多くのサブフィールド数を持ち、中間調レベルを表現する前記サブフィールド画像の組み合わせが、特定のサブフィールド画像から優先的に選ばれた組み合わせとする組み合わせ手段と、前記サブフィールド期間内の表示データの有無を検出するデータ検出手段を備え、このデータ検出手段の出力信号により表示データがないことが判定されたとき、前記初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記のサブフィールド期間中停止させる制御回路を有することを特徴とするプラズマディスプレイパネル駆動装置である。

【0033】また、第2の観点による本発明は、1画面を構成する複数の表示行の内、特定の表示行ブロック毎に、前記データ検出手段が、表示データの有無を検出し、このデータ検出手段の出力信号により表示データがないことが判定されたとき、前記初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記表示行ブロック毎に、前記のサブフィールド期間中停止させる制御回路を有することを特徴とする第1の観点によるプラズマディスプレイパネル駆動装置である。

【0034】また、第3の観点による発明は、中間調を有する画像信号を、輝度に基づいて各々重み付けられた複数のサブフィールド画像を1フィールド期間内に時間的に重ねあわせて表示するために、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路を備えたプラズマディスプレイパネルの駆動装置において、前記画像信号のビット数よりも多くのサブフィールド数を持ち、中間調レベルを表現する前記サブフィールド画像の組み合わせが、特定のサブフィールド画像から優先的に選ばれた組み合わせとする組み合わせ手段と、1フィールド期間の画像信号の最大階調を検出する最大レベル検出手段と、前記最大レベル検出手段の検出結果から前記組み合わせ手段で組合せられたサブフィールドの内、表示データの無いサブフィールドを判定する使用サブフ

ィールド判定手段と、前記使用サブフィールド判定手段の判定結果により、前記初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記のサブフィールド期間中停止させる制御回路を有することを特徴とするプラズマディスプレイパネル駆動装置である。

【0035】また、第4の観点による発明は、1画面を構成する複数の表示行の内、特定の表示行ブロック毎に、前記最大レベル検出手段が最大階調を検出し、使用サブフィールド判定手段が表示データの無いサブフィールドを判定し、前記使用サブフィールド判定手段の判定結果により、前記初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記特定の表示行ブロック毎に、停止させる制御回路を有することを特徴とする第3の観点によるプラズマディスプレイパネル駆動装置である。

【0036】

【発明の実施の形態】以下、本発明のプラズマディスプレイパネル駆動装置の好ましい実施形態について、図面を参照しながら説明する。尚、AC型プラズマディスプレイパネルの主要部の構成と電極配置の具体例は、従来例の説明で用いた図10と図11に示すものと同じであるのでその説明は省略する。

【0037】（実施の形態1）図1は、本発明の第1の実施形態であるAC型プラズマディスプレイパネル駆動装置のブロック図である。図1、図10及び図11を参照しながら、前記プラズマディスプレイパネル駆動装置の構成、及び動作について説明する。

【0038】プラズマディスプレイパネル100の周辺部の接続部100Aには、書き込み駆動期間において、データ電極D1～DMを駆動する書き込み駆動回路101と走査電極SCN1～SCNNを駆動する走査駆動回路102の各出力が接続されている。上記接続部100Aにはさらに、維持期間において走査電極SCN1～SCNNと維持電極SUS1～SUSNを駆動する維持駆動回路103、及び初期化期間に走査電極SCN1～SCNNと維持電極SUS1～SUSNを駆動する初期化駆動回路104の各出力が接続されている。

【0039】入力端子1Aに入力された信号は、レベル調整部1に入力されRGB毎にレベル調整された後に、レベル調整部1の出力端に接続されたA/D変換部2に送られ、アナログ信号から8ビットのデジタル信号に変換される。このデジタル信号は、A/D変換部2の出力端に接続されたサブフィールド組み合わせ部21に入力される。サブフィールド組み合わせ部21では、図3に示すように、画像信号を画像信号のビット数よりも多くの数を持つサブフィールド画像に展開して、さらに、特定のサブフィールド画像から優先的に選ばれた組み合わせで、中間調レベルを表示するように画像信号の階調とサブフィールドの対応付けを行う。

【0040】図3において、サブフィールドSF1～SF6までのサブフィールドにおいては重みの小さいサブフィールドを優先的に選んで対応付けを行い、サブフィールド番号SF7～SF12は同一の重み付けとなっているが、この部分においては、SF番号が小さいサブフィールドを優先的に選んで、中間調を表示する組み合わせを得ている。このように組み合わせられたデジタル信号は、サブフィールド組み合わせ部21に接続されたフレームメモリ3にいったん蓄積される。

【0041】データ検出部22入力端はサブフィールド組み合わせ部の出力端に接続され、サブフィールド組み合わせ部21からフレームメモリ3に送られるデータの1フレーム期間の各サブフィールドデータが有るか無いかを検出する。画像信号のピーク信号レベルに対応して、データ検出部22でデータが無いと検出されるサブフィールドは少なくとも図4のようになる。たとえば、画像信号のピークレベルが130の時は、少なくとも、使用されていないサブフィールドは、SF10～SF12までであることがわかる。

【0042】図3に示すように、画像信号を画像信号のビット数よりも多くの数を持つサブフィールド画像に展開して、さらに、特定のサブフィールド画像から優先的に選ばれた組み合わせで、中間調レベルを表示するように画像信号の階調とサブフィールドの対応付けが行われた場合には、このような関係から、画像信号のピーク信号レベルとそのピーク信号レベルを表示するために必要な維持パルスの総数の関係は図5のようになる。図5からわかるように、画像信号のピークレベルが128以上になったときにも、画像信号のピーク信号レベルにより、必要な維持パルスの総数を細かく設定することができ、これに合わせて初期化期間、書き込み期間、維持期間の駆動動作を停止させることにより、消費電力も細かく削減することが可能となる。

【0043】入力信号は同期分離部5にも入力されてそこで同期パルスが分離される。分離された同期パルスは同期分離部5の出力端に接続されたタイミングパルス発生部6に送られる。タイミングパルス6の出力端は、A/D変換部2、走査駆動タイミング発生部8、維持駆動タイミング発生部9及び初期化駆動タイミング発生部10のそれぞれの入力端に接続されそれらを制御する。メモリ制御部7は走査駆動タイミング発生部からの制御を受け、フレームメモリ3の書き込みと読み出しを制御し、読み出された信号は、出力処理部4に送られる。

【0044】出力処理部4では、フレームメモリ3から読み出されたデータをデータ電極D1～DNの配列に対応させて、書き込み駆動回路101へ出力する。走査駆動タイミング発生部8、初期化駆動タイミング発生部10、維持駆動タイミング発生部9は、タイミングパルス発生部6からのタイミング信号とデータ検出部22からの書き込みデータの無いサブフィールドに関する情報

を受け取り、それぞれ、走査駆動回路102、初期化駆動回路104、維持駆動回路103を制御するタイミングを発生する。たとえば、画像信号のピークレベルが130の時は、少なくとも、使用されていないサブフィールドは、SF10～SF12までであることがわかるので、図6に示した1フィールド期間中のサブフィールドSF1～SF12までの内、図7に示すように少なくとも、SF10～SF12の初期化期間、書き込み期間、維持期間の駆動動作を停止する。

【0045】このようにすれば、従来例に比較して、画像信号のピーク信号レベルが128以上の時でもきめ細かく、画像信号に対応して、初期化期間、書き込み期間、維持期間の駆動動作をきめ細かく停止することができるので、電力の削減効果を向上することができる。

【0046】(実施の形態2) 図8は、第2に実施例の形態のプラズマディスプレイパネル駆動装置のブロック図を示す。図1のブロック図と異なる点についてのみ述べる。データ検出部22、走査駆動タイミング発生部8、初期化タイミング発生部10、維持駆動タイミング発生部9、走査駆動回路102、初期化駆動回路104、及び維持駆動回路103が、それぞれパネルの上部を担当する部分と下部を担当する部分の分けられている。これによって、パネルの上部と下部について、別々書き込みデータの無いサブフィールドを検出し、別々にパネルの駆動を制御できるため、使われていないサブフィールドの発生する確率が向上し、第1の実施の形態よりもさらに細かな消費電力の削減効果が望める。

【0047】この実施の形態では、パネルを上下2分割したが、さらに分割数を増やしてもかまわない。

【0048】(実施の形態3) 図2は、第3に実施の形態のプラズマディスプレイパネル駆動装置のブロック図を示す。図1のブロック図と異なる点についてのみ述べる。

【0049】第3の実施の形態においては、データ検出部22の代わりに、最大レベル検出部23と使用サブフィールド判定部24が設けられている。A/D変換部2の出力が、最大レベル検出部23に入力されて、画像信号の最大レベルが検出され、使用サブフィールド判定部24に送られる。使用サブフィールド判定部では、図4に示すピーク信号レベルと書き込みデータのあるサブフィールドの関係が記憶されており、入力された最大レベルに対して、少なくともとの使用が必要が無いサブフィールドに対応した信号を走査駆動タイミング発生部8、初期化タイミング発生部10及び維持タイミング発生部9に出力する。つまり、第1の実施形態では、データの無いサブフィールドをデータ検出部22が直接検出していたが、本実施形態においては、画像信号の最大値から少なくとも使用されていないサブフィールドを使用サブフィールド判定部24が判定する。

【0050】このようにすれば、(実施の形態1)に示

したような全てのデータに対して、サブフィールドのデータの有無を検出する必要が無く、画像信号のピークレベルから使用していないサブフィールドが判定できるために、ほとんど同一の機能をより簡単な回路構成で実現することができる。

【0051】(実施の形態4) 図9は、本実施の形態例のプラズマディスプレイパネル駆動装置のブロック図を示す。図2のブロック図と異なる点についてのみ述べる。

【0052】最大レベル検出部23、使用サブフィールド判定部24、走査駆動タイミング発生部8、初期化タイミング発生部10、維持駆動タイミング発生部9、走査駆動回路102、初期化駆動回路104、及び維持駆動回路103が、それぞれパネルの上部を担当する部分と下部を担当する部分の分けられている。これによって、パネルの上部と下部について、別々書き込みデータの無いサブフィールドを検出し、別々にパネルの駆動を制御できるため、使われていないサブフィールドの発生する確率が向上し、第3の実施の形態よりもさらに細かな消費電力の削減効果が望める。この実施の形態では、パネルを上下2分割したが、さらに分割数を増やしてもかまわない。

【0053】上記の実施の形態については、書き込みデータがないサブフィールドについては、書き込み駆動回路101の動作、初期化駆動回路104の動作、維持駆動回路103の動作を全て停止する例を示したが、これらは、全て停止する必要はなく、少なくとも一つの回路の動作を停止するようにしても良い。

【0054】また、上記の実施例については、書き込み駆動回路101、初期化駆動回路104、維持駆動回路103を備えたAC型プラズマディスプレイパネルの駆動装置での構成例について説明したが、書き込み駆動回路101、初期化駆動回路104、維持駆動回路103以外の駆動回路を備えたプラズマディスプレイパネルの駆動装置においても、本発明の実施の形態と同様の効果が得られるので本発明に含まれる。さらに本発明は、他の種々のAC型プラズマディスプレイパネルやDC型のプラズマディスプレイパネルにも適用できる。

【0055】

【発明の効果】本発明によれば、画像信号のビット数よりも多くのサブフィールド数を持ち、中間調レベルを表現するサブフィールド画像の組み合わせが、特定のサブフィールド画像から優先的に選ばれた組み合わせとする組み合わせ手段と、サブフィールド期間内の表示データの有無を検出するデータ検出手段を備え、このデータ検出手段の出力信号により表示データがないことが判定されたとき、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記のサブフィールド期間中停止させることができるので、従来例に比較して、画像信号のピーク信号レベルが128

以上の時でもきめ細かく、画像信号に対応して、初期化期間、書き込み期間、維持期間の駆動動作をきめ細かく停止することができるので、消費される電力をより効率的に削減することができ、電力の削減効果を向上することができる。

【0056】さらに、1フィールド期間の画像信号の最大階調を検出する最大レベル検出手段と、最大レベル検出手段の検出結果から組み合わせ手段で組合せられたサブフィールドの内、表示データの無いサブフィールドを判定する使用サブフィールド判定手段と、使用サブフィールド判定手段の判定結果により、初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記のサブフィールド期間中停止させることができるので、さらに簡単な構成で、電力の削減効果を向上することができる。

【0057】また、パネルの特定の表示行ブロック毎に、データ検出手段が、表示データの有無を検出し、このデータ検出手段の出力信号により表示データがないことが判定されたとき、前記初期化駆動回路、書き込み駆動回路、走査駆動回路および維持駆動回路の少なくとも一つの動作を前記表示行ブロック毎に、前記のサブフィールド期間中停止させることができるので、画像信号に適応して、さらにきめ細かく、消費電力を削減することができる。

【図面の簡単な説明】

【図1】第1の実施の形態のプラズマディスプレイパネル駆動装置のブロック図

【図2】第3の実施の形態のプラズマディスプレイパネル駆動装置のブロック図

【図3】第1の実施の形態の画像信号の階調とサブフィールドの対応を示す組み合わせ表

【図4】第1の実施の形態の画像信号のピーク信号レベルと書き込みデータのあるサブフィールドの対応表

【図5】第1の実施の形態における画像信号のピーク信号レベルと維持パルスの総数の関係を示すグラフ

【図6】第1の実施の形態におけるサブフィールドの構成図

【図7】第1の実施の形態におけるサブフィールドの動作状態を示す1例の表

【図8】第2の実施の形態のプラズマディスプレイパネル駆動装置のブロック図

【図9】第4の実施の形態のプラズマディスプレイパネル駆動装置のブロック図

【図10】AC型プラズマディスプレイパネルの構造図

【図11】AC型プラズマディスプレイパネルの電極配置の1例を示す図

【図12】従来例におけるプラズマディスプレイパネル駆動装置のブロック図

【図13】1サブフィールド期間の各パルスの駆動タイミングを示す図

【図14】従来例におけるサブフィールドの構成図

【図15】従来例におけるサブフィールドの動作状態を示す1例の表

【図16】従来例における画像信号の階調とサブフィールドの対応を示す組み合わせ表

【図17】従来例における画像信号のピーク信号レベルと書き込みデータのあるサブフィールドの対応表

【図18】従来例における画像信号のピーク信号レベルと維持パルスの総数の関係を示すグラフ

【図19】従来例におけるもう一つのプラズマディスプレイパネル駆動装置のブロック図

【符号の説明】

- 1 レベル調整部
- 2 A/D変換部
- 3 フレームメモリー

4 出力処理部

5 同期分離部

6 タイミングパルス発生部

7 メモリー制御部

8 走査駆動タイミング発生部

9 初期化駆動タイミング発生部

10 維持駆動タイミング発生部

21 サブフィールド組み合わせ部

22 データ検出部

23 最大レベル検出部

24 使用サブフィールド判定部

101 書き込み駆動回路

102 走査駆動回路

103 維持駆動回路

104 初期化駆動回路

【図3】

階調とサブフィールドの組み合わせ												
サブフィールド番号	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
階調/パルス数	1	2	4	8	16	32	32	32	32	32	32	32
0												
1	○											
2		○										
3	○	○										
4			○									
5	○		○									
6		○	○									
7	○	○	○									
8-15	0-7と同じ			○								
16-31	0-15と同じ				○							
32-63	0-31と同じ					○						
64-95	0-31と同じ						○					
96-127	0-31と同じ							○				
128-159	0-31と同じ								○			
160-191	0-31と同じ									○		
192-223	0-31と同じ										○	
224-255	0-31と同じ											○

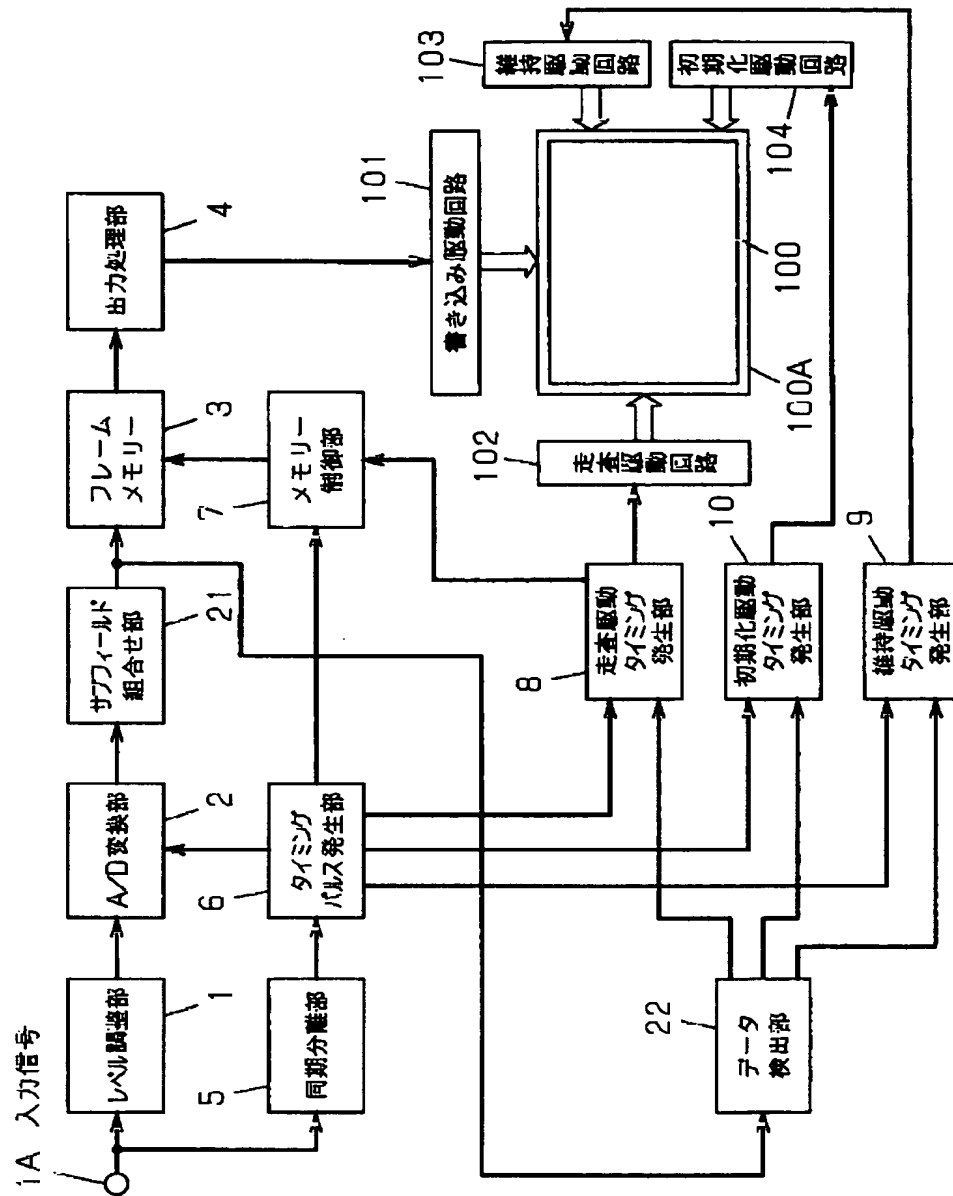
【図4】

書き込みデータのあるサブフィールド

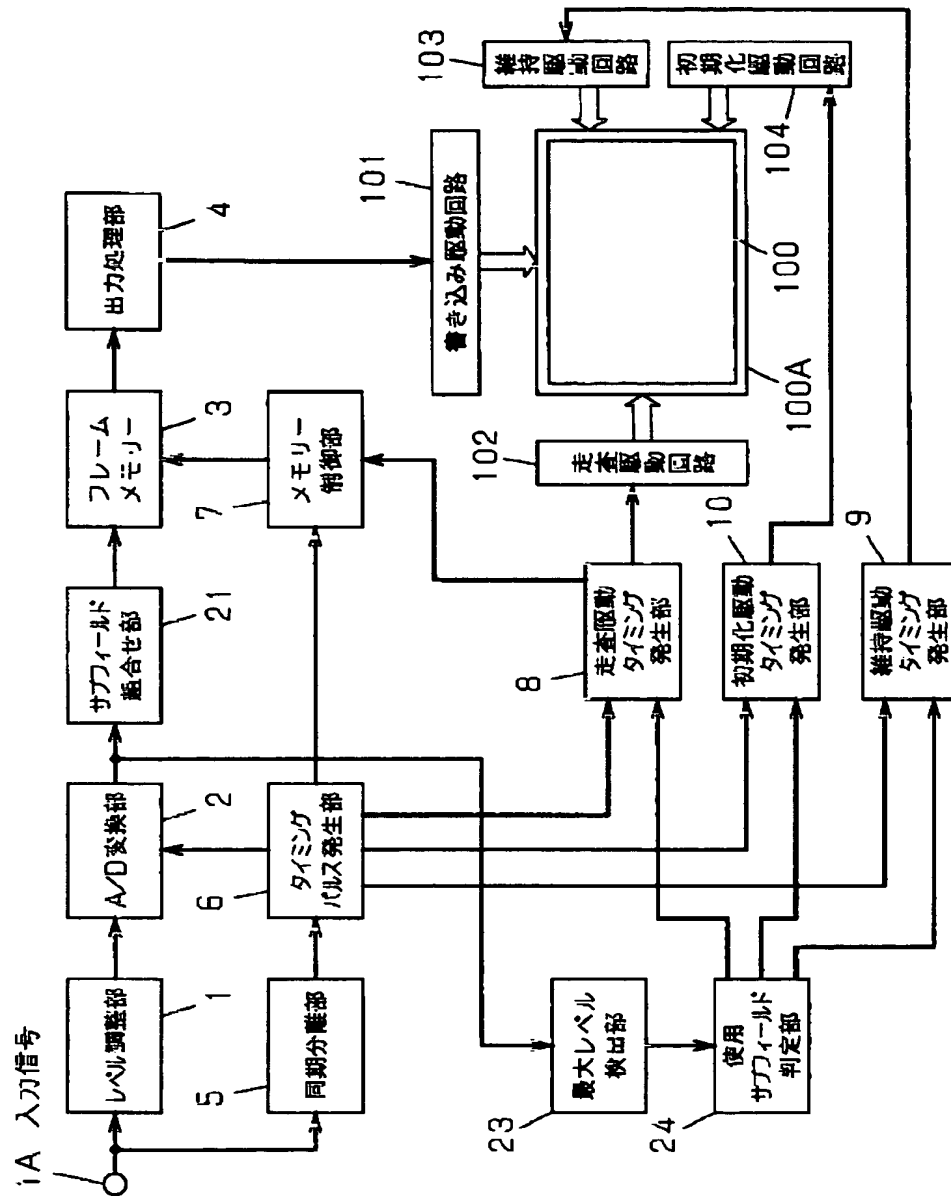
書き込みデータのあるサブフィールド												
階調/パルス数	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8	SF9	SF10	SF11	SF12
階調/パルス数	1	2	4	8	16	32	32	32	32	32	32	32
0												
1	○											
2-3	○	○										
4-7	○	○	○									
8-15	○	○	○	○								
16-31	○	○	○	○	○							
32-63	○	○	○	○	○	○						
64-95	○	○	○	○	○	○	○					
96-127	○	○	○	○	○	○	○	○				
128-159	○	○	○	○	○	○	○	○	○			
160-191	○	○	○	○	○	○	○	○	○	○		
192-223	○	○	○	○	○	○	○	○	○	○	○	
224-255	○	○	○	○	○	○	○	○	○	○	○	○

ピーク信号レベル

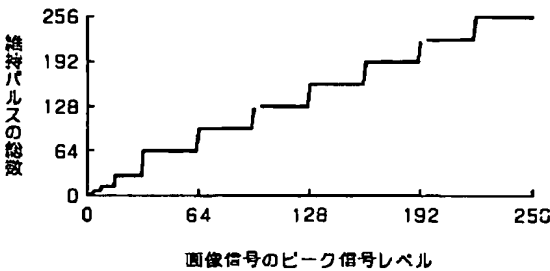
【図1】



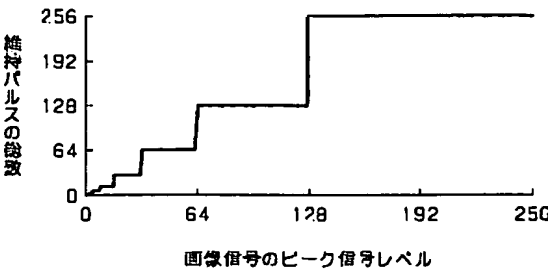
【図2】



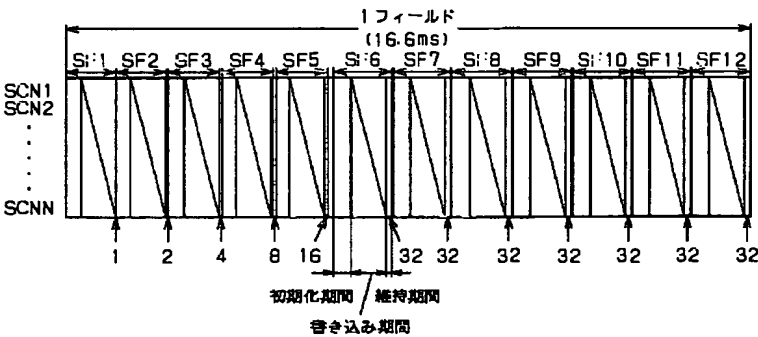
【図5】



【図18】



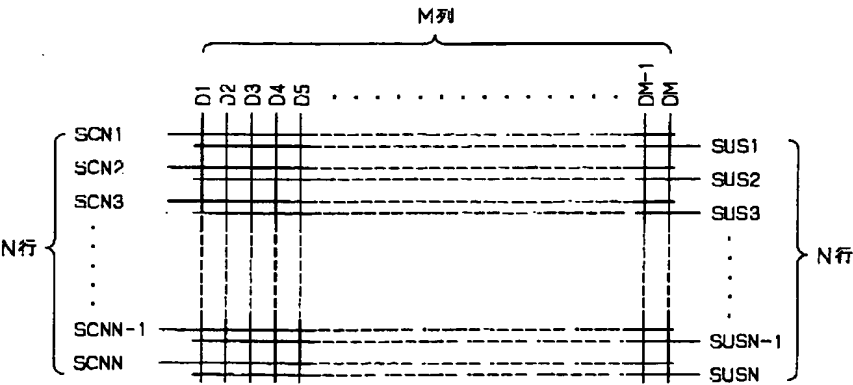
【図6】



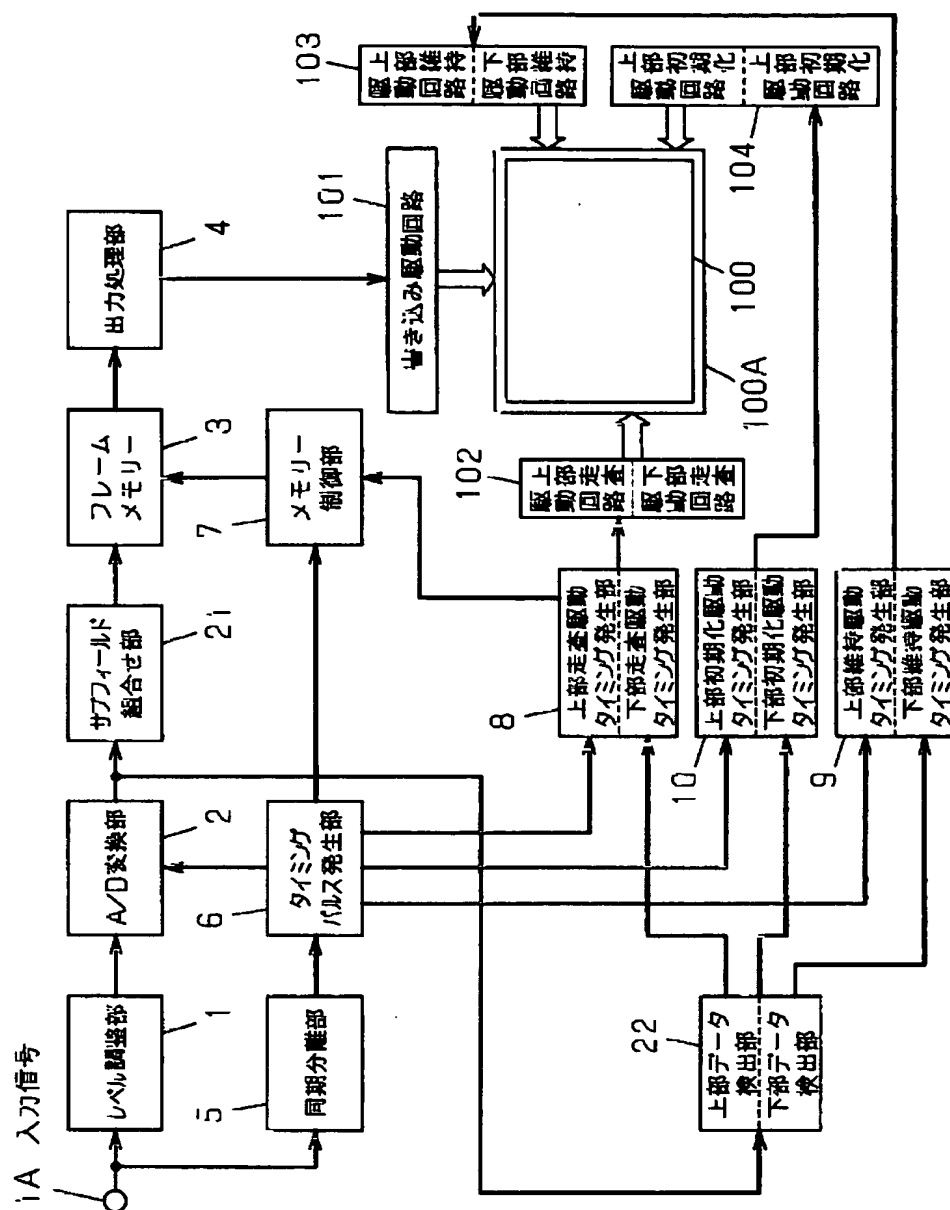
【図7】

	1フィールド											
	SF1				SF9				SF10			
	初期化書き込み	維持			初期化書き込み	維持			初期化書き込み	維持		
D1~DM	○	○	○	...	○	○	○	×	×	×	×	×
SCN1~SCNN	○	○	○	...	○	○	○	×	×	×	×	×
SUS1~SUSN	○	○	○	...	○	○	○	×	×	×	×	×

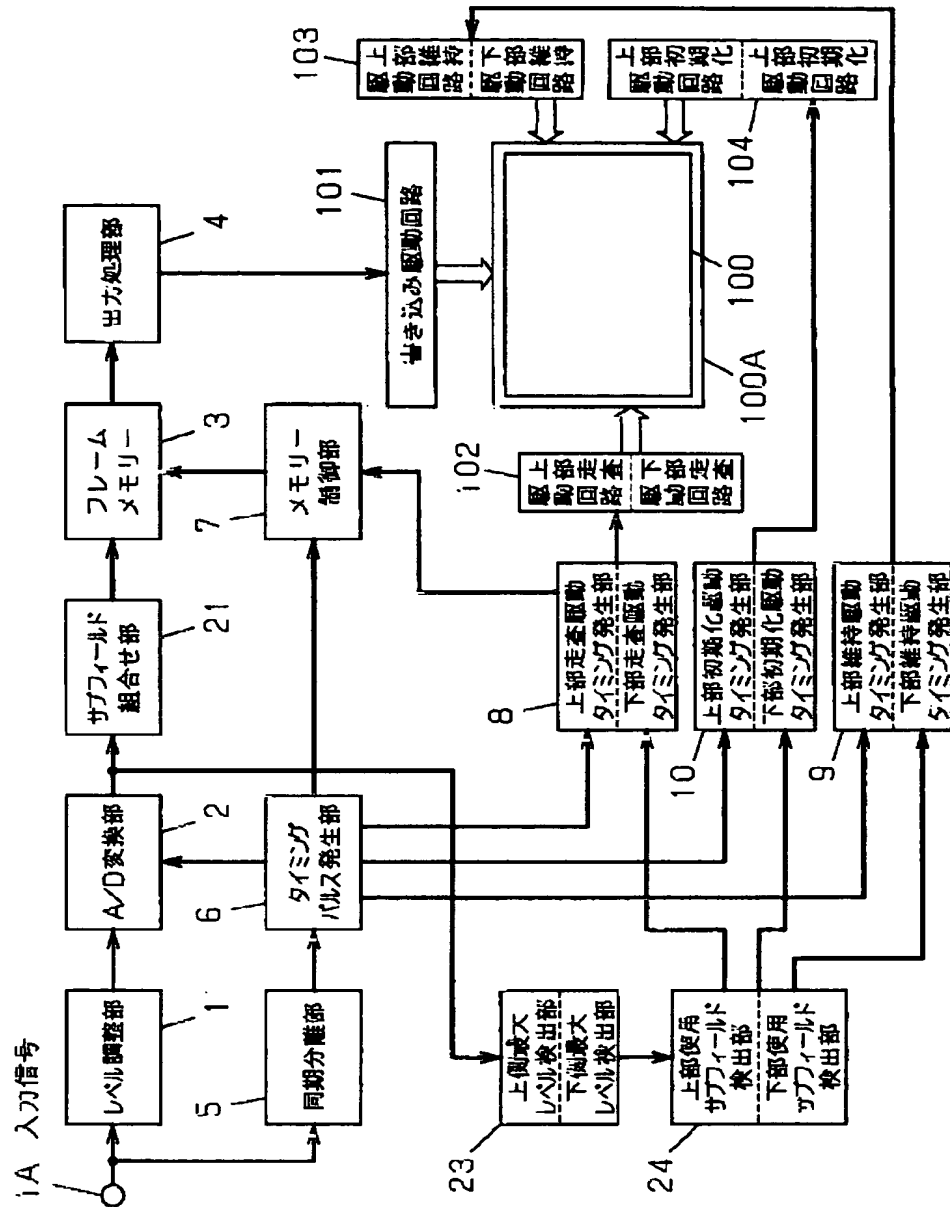
【図11】



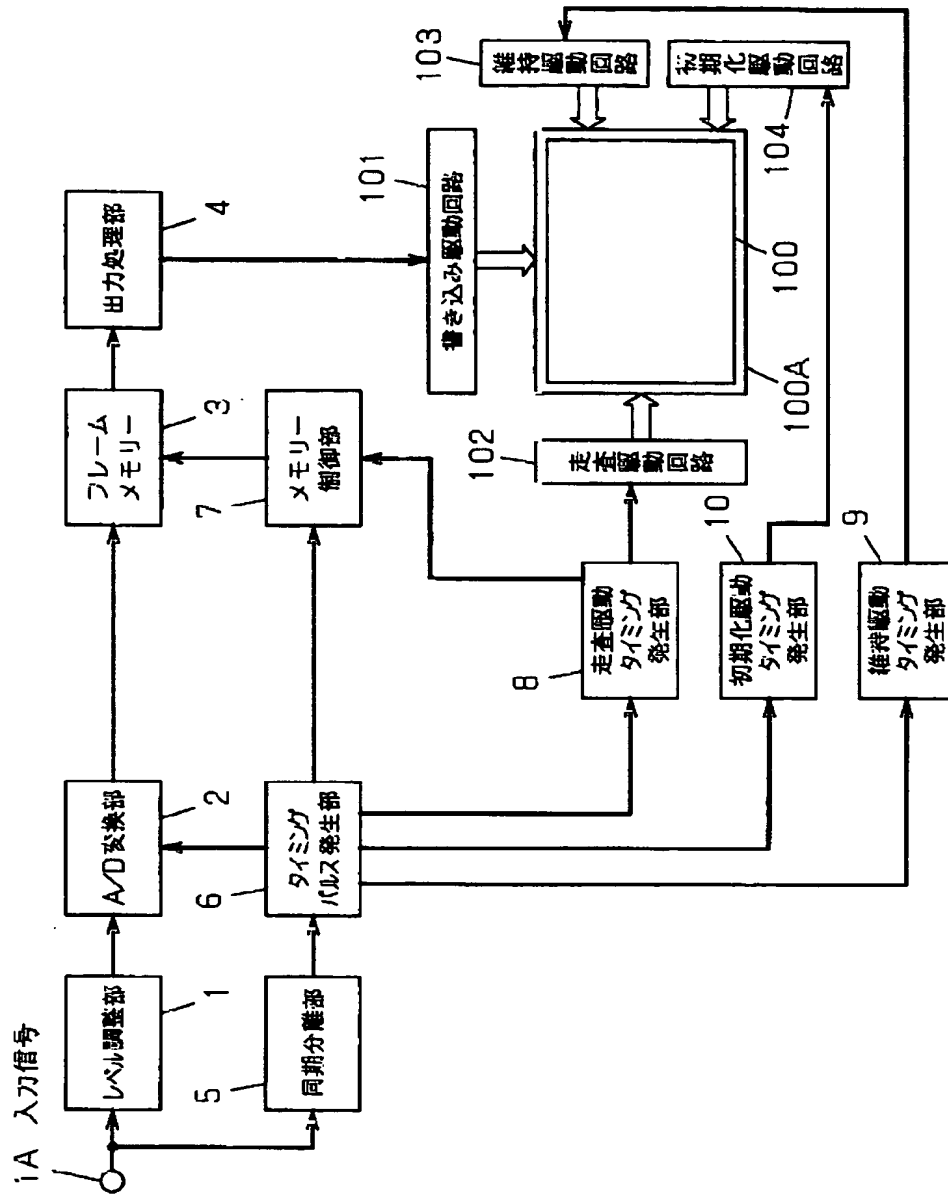
【図8】



【図9】



【図12】

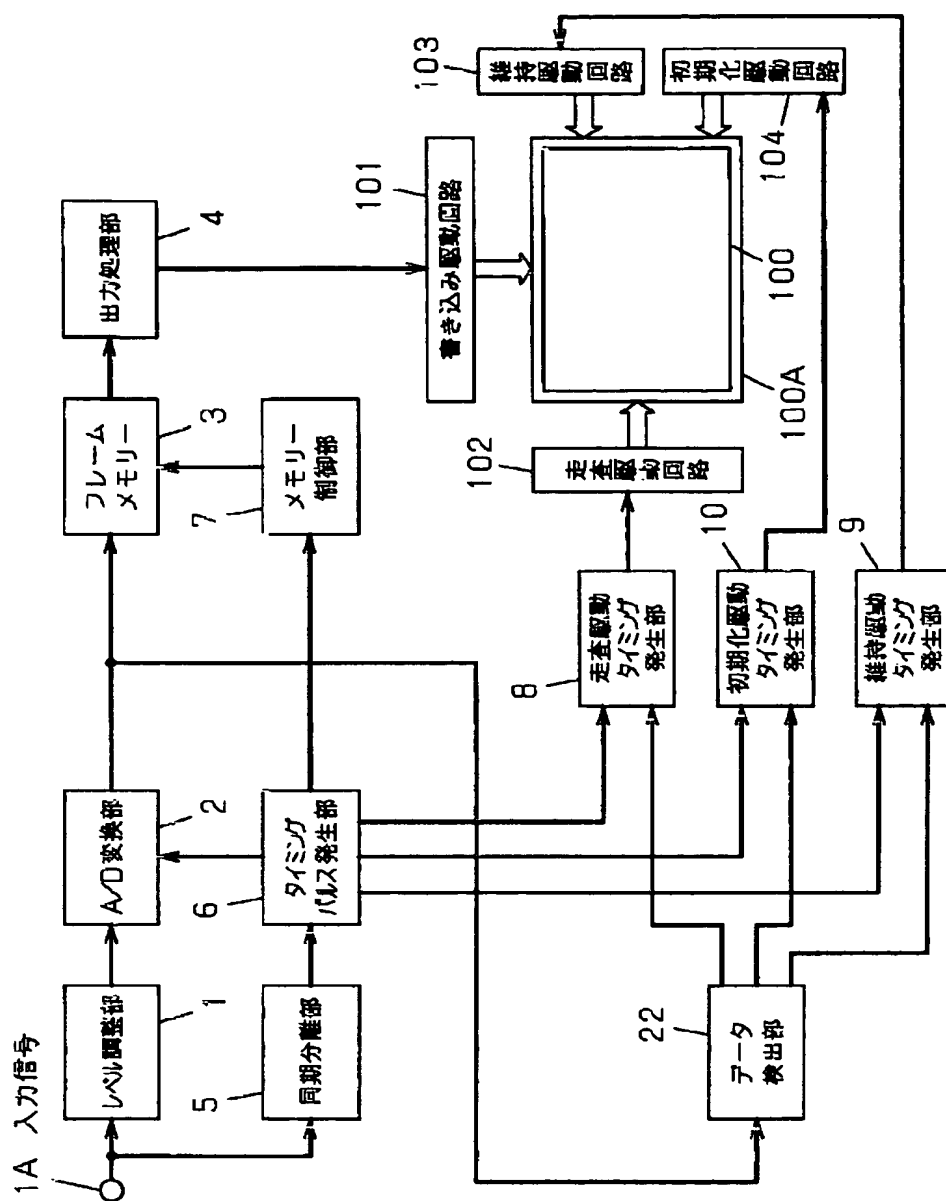


【図17】

書き込みデータのあるサブフィールド

サブフィールド	SF1	SF2	SF3	SF4	SF5	SF6	SF7	SF8
	1	2	4	8	16	32	64	128
0								
1	○							
2-3	○	○						
4-7	○	○	○					
8-15	○	○	○	○				
16-31	○	○	○	○	○			
32-63	○	○	○	○	○	○		
64-127	○	○	○	○	○	○	○	
128-255	○	○	○	○	○	○	○	○

【图 19】



フロントページの続き

(72)発明者 森田 友子
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 5C080 AA05 BB05 DD01 DD26 EE29
FF12 GG02 GG08 GG12 HH02
HH04 JJ02 JJ04 JJ05 JJ06

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.